

第五章

场效应管放大电路

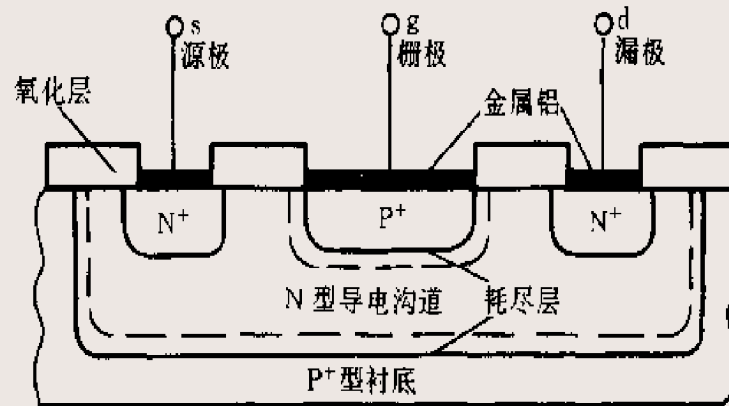
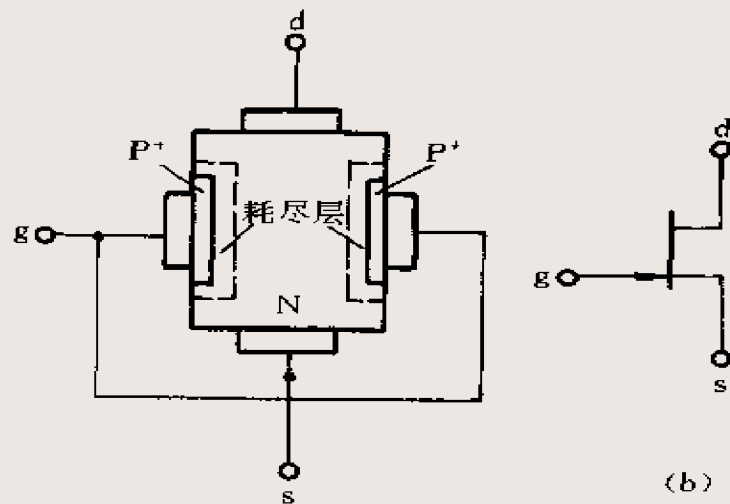
2010年4月23日

场效应管

- ❖ 场效应管是一种利用电场效应来控制其电流大小的半导体器件。
- ❖ 特点是耗电省、寿命长，输入阻抗高、噪声低、热稳定性好、抗辐射能力强、制造工艺简单。它的应用范围广，特别是在大规模和超大规模集成电路中得到了广泛的应用。
- ❖ 根据结构的不同，场效应管可分为三大类：
 1. 结型场效应管(JFET)
 2. 金属-氧化物-半导体场效应管(MOSFET)
 3. 砷化镓金属-半导体场效应管

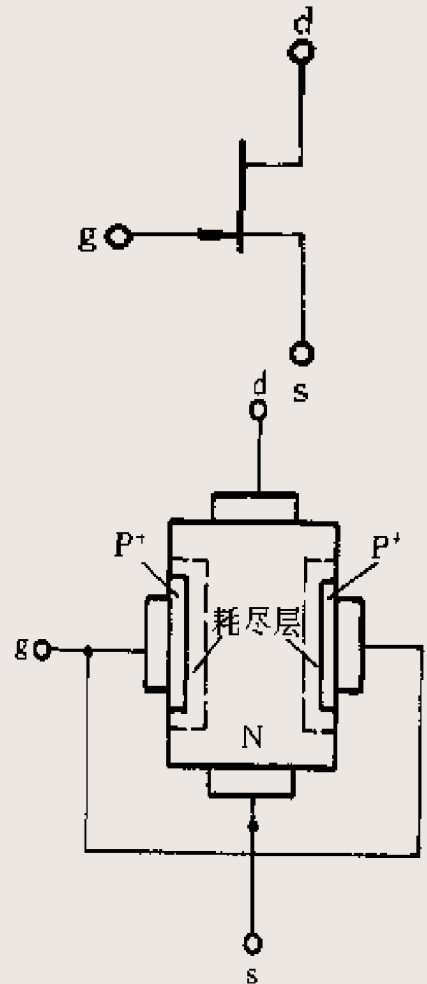
§ 5-1 结型场效应管 JFET

- ❖ JFET利用半导体内的电场效应进行工作，称为**体内场效应器件**。
- ❖ 在一块N型半导体材料两边扩散高浓度的P型区，形成两个PN结。两边P型区引出两个欧姆接触电极连在一起称为**栅极g**，在N型本体材料的两端各引出一个电极，分别称为**源极s**和**漏极d**。
- ❖ 两个PN结中间的N型区域称为**导电沟道**。



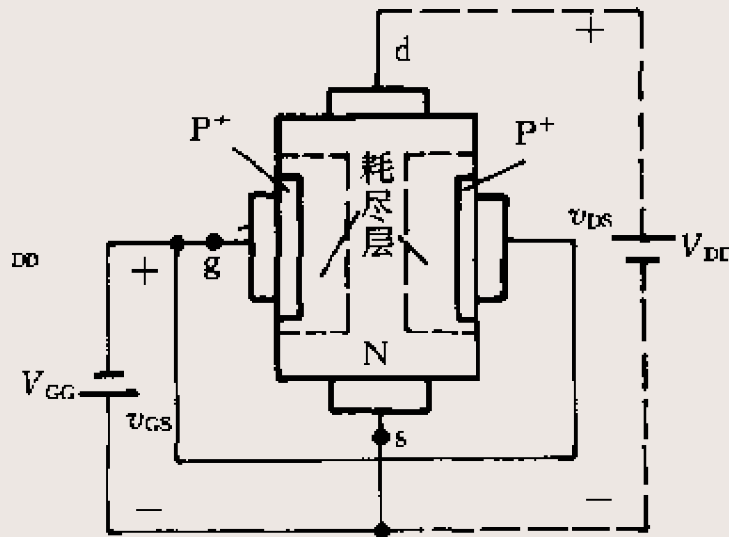
N型沟道JFET工作原理

- ❖ 代表符号如右图，箭头的方向表示栅结正向偏置时，栅极电流的方向是由P指向N，故从符号上就可识别 d 、 s 之间是N沟道。
- ❖ N沟道JFET工作时，在栅极与源极间需加负电压($v_{GS} < 0$)，使栅极、沟道间的PN结反偏，栅极电流 $i_G \approx 0$ ，场效应管呈现高达 $10^7\Omega$ 以上的输入电阻。
- ❖ 在漏极与源极间加正电压($v_{DS} > 0$)，使N沟道中的多数载流子(电子)在电场作用下由源极向漏极运动，形成电流 i_D 。 i_D 的大小受 v_{GS} 控制。



v_{GS} 对 i_D 的控制作用

- ❖ 当 v_{GS} 由零向负值增大时，在反偏电压 v_{GS} 作用下，两个PN结的耗尽层将加宽，使导电沟道变窄，沟道电阻增大。当 v_{GS} 增大到某一定值 $|V_F|$ ，两侧耗尽层将在中间合拢，沟道全部被夹断，此时漏源极间的电阻将趋于无穷大，相应的栅源电压称为夹断电压 V_P 。
- ❖ 改变 v_{GS} 的大小，可以有效地控制沟道电阻的大小。若在漏源极间加上固定的正向电压 v_{DS} ，则由漏极流向源极的电流 i_D 将受 v_{GS} 的控制。

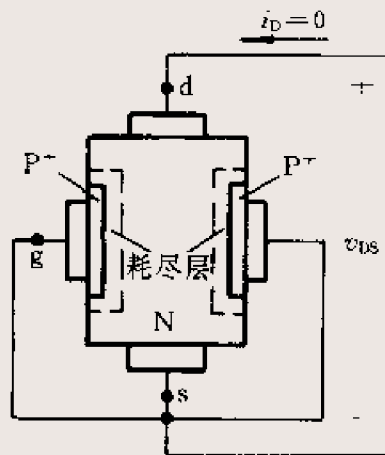


v_{DS} 对 i_D 的影响

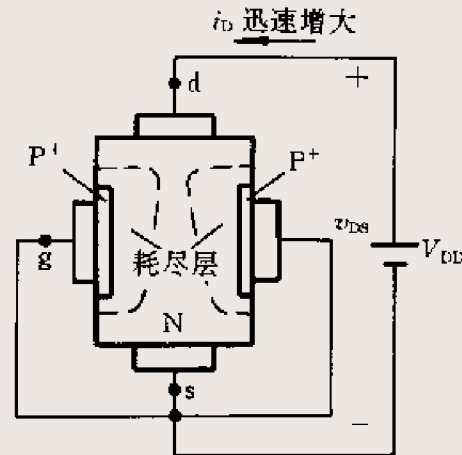
- ❖ 当 $v_{DS}=0$ 时， $i_D=0$ 。
- ❖ 随着 v_{DS} 逐渐增加，一方面沟道电场强度加大，有利于漏极电流 i_D 增加；但有了 v_{DS} ，就在由源极经沟道到漏极组成的N型半导体区域中，产生了一个沿沟道的电位梯度。沟道区的电位差则从靠源端的零电位逐渐升高到靠近漏端的 v_{DS} 。
- ❖ 在从源端到漏端的不同位置上，栅极与沟道之间的电位差是不相等的，离源极愈远，电位差愈大，加到该处PN结的反向电压也愈大，耗尽层也愈向中心扩展，使靠近漏极处的导电沟道比靠近源极要窄。所以增加 v_{DS} ，又产生了阻碍漏极电流 i_D 提高的因素。
- ❖ 在 v_{DS} 较小时，导电沟道靠近漏端区域仍较宽，这时阻碍的因素是次要的，故 i_D 随 v_{DS} 升高成正比地增大。

V_{DS} 对 i_D 的影响

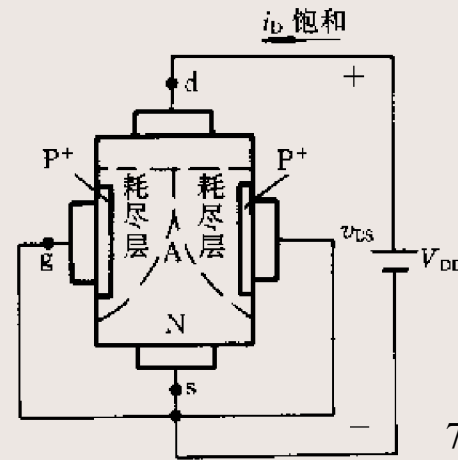
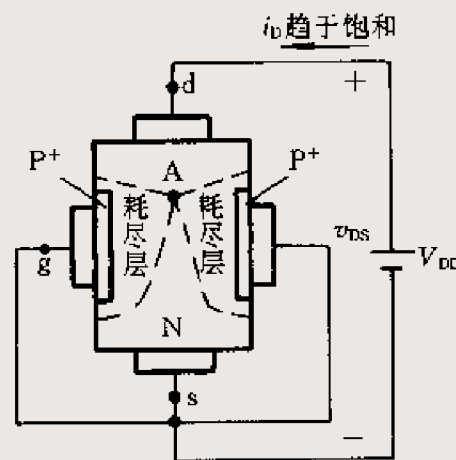
- ❖ 当 v_{DS} 继续增加，使漏栅间的电位差加大，靠近漏端电位差最大，耗尽层也最宽。
- ❖ 当两耗尽层在A点相遇时，称为预夹断，A点耗尽层两边的电位差用夹断电压 V_P 来描述。



(a)



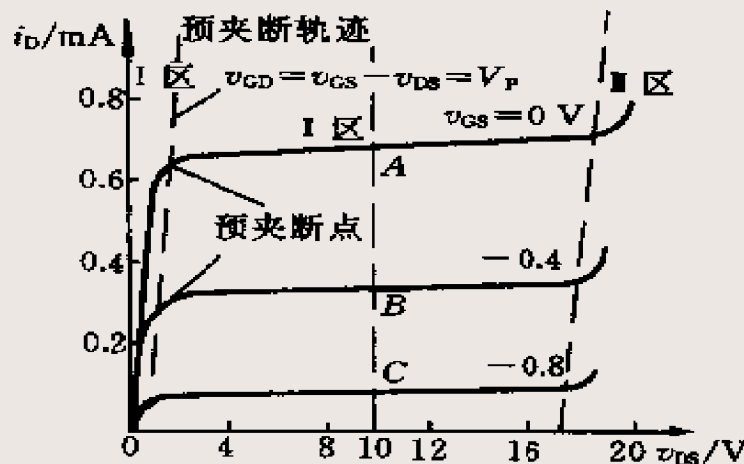
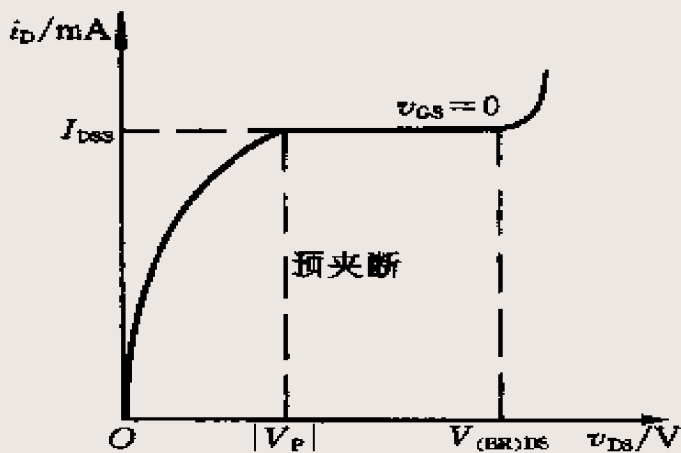
(b)



$$v_{GD} = v_{GS} - v_{DS} = V_P$$

N沟道JFET的输出特性

- ❖ 沟道在A点预夹断后，随着 v_{DS} 上升，夹断长度会略有增加。但由于夹断处场强也增大，仍能将电子拉过夹断区形成漏极电流。
- ❖ 在从源极到夹断处的沟道上，沟道内电场基本上不随 v_{DS} 改变而变化。所以， i_D 基本上不再随 v_{DS} 增加而上升，漏极电流趋于饱和。



JFET特点

❖ 综上所述，可得下述结论：

1. JFET栅极、沟道之间的PN结是反向偏置的，电阻很高。
2. JFET是电压控制电流器件， i_D 受 v_{GS} 控制。
3. 预夹断前， i_D 与 v_{DS} 呈近似线性关系，预夹断后， i_D 趋于饱和。

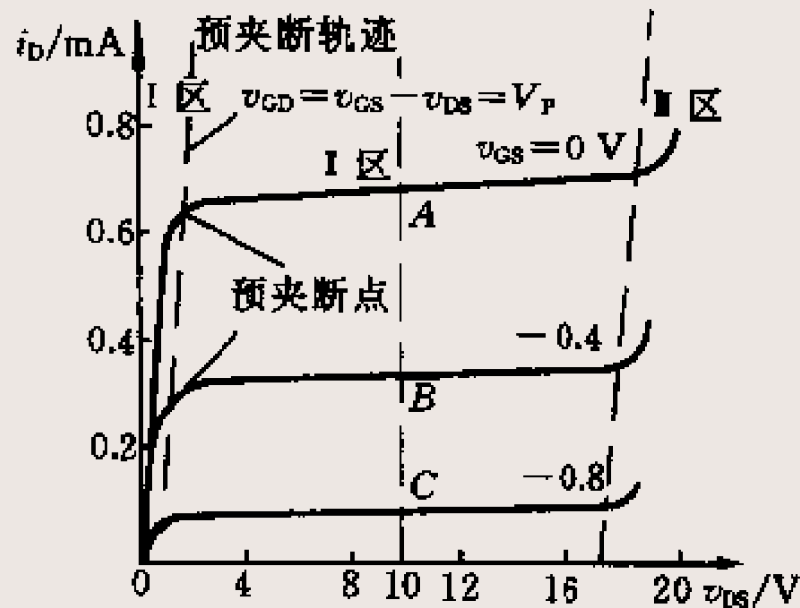
JFET的特性曲线

1. 输出特性

- ❖ JFET的输出特性是指在栅源电压 v_{GS} 一定的情况下，漏极电流 i_D 与漏源电压 v_{DS} 之间的关系，即

$$i_D = f(v_{DS}) \Big|_{v_{GS}=\text{常数}}$$

JFET的工作情况可分为三个区域。



JFET的特性曲线

- ❖ 在I区内，栅源电压愈负，输出特性愈倾斜，漏源间的等效电阻愈大。因此，在I区中，FET可看作一个受栅源电压 v_{GS} 控制的可变电阻，故得名为可变电阻区。

$$i_D = K_n [2(v_{GS} - V_P)v_{DS} - v_{DS}^2]$$

- ❖ II区称为饱和区或恒流区，FET用作放大电路时，一般就工作在这个区域，称为线性放大区。

$$i_D = K_n (v_{GS} - V_P)^2 = I_{DSS} \left(1 - \frac{v_{GS}}{V_P}\right)^2$$

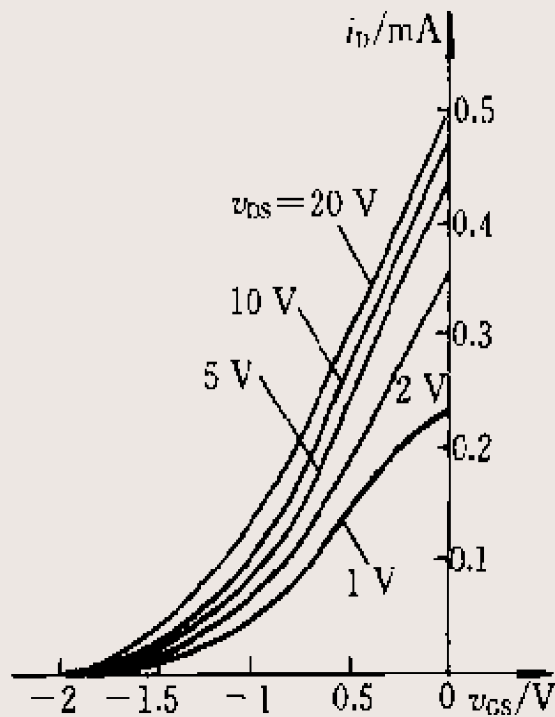
- ❖ III区的特点是，当 v_{DS} 增至一定的数值，由于加到沟道中耗尽层的电压太高，电场很强，致使栅漏间的PN结发生雪崩击穿， i_D 迅速上升，称为击穿区。
- ❖ 当 $v_{GS} < v_P$ 时， $i_D=0$ 称为截止区。

JFET的特性曲线

2. 转移特性

- ❖ JFET是电压控制器件，由于栅极输入端基本上没有电流，故讨论它的输入特性没有意义。
- ❖ 所谓转移特性是在一定漏源电压 v_{DS} 下，栅源电压 v_{GS} 对漏极电流 i_D 的控制特性，即

$$i_D = f(v_{GS}) \Big|_{v_{DS}=\text{常数}}$$



JFET主要参数

(1) 夹断电压 V_P

当 v_{DS} 为某一固定值时，使 i_D 等于一个微小的电流时，栅源之间所加的电压称为夹断电压， $v_{GS} = V_P$ 。

(2) 饱和漏电流 I_{DSS}

在 $v_{GS} = 0$ 的情况下，当 $v_{DS} > |V_P|$ 时的漏极电流称为饱和漏电流 I_{DSS} 。

(3) 最大漏源电压 $V_{(BR)DS}$

$V_{(BR)DS}$ 是指发生雪崩击穿、 i_D 开始急剧上升时的 v_{DS} 值。由于加到 PN 结上的反向偏压与 v_{GS} 有关，因此 v_{GS} 愈负， $V_{(BR)DS}$ 越小。

(4) 最大栅源电压 $V_{(BR)GS}$

$V_{(BR)GS}$ 是指输入 PN 结反向电流开始急剧增加时的 v_{GS} 值。

JFET主要参数

(5) 直流输入电阻 R_{GS}

在漏源之间短路的条件下，栅源之间加一定电压时的直流输入电阻。

(6) 低频互导(跨导) g_m

在 v_{DS} 等于常数时，漏极电流的微变量和引起这个变化的栅源电压的微变量之比称为互导，即

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{DS}}$$

互导反映了栅源电压对漏极电流的控制能力，它相当于转移特性上工作点的斜率，单位为 mS 或 μS 。

JFET主要参数

(7) 输出电阻 r_d

输出电阻 r_d 说明了 v_{DS} 对 i_D 的影响，是输出特性某一点上切线斜率的倒数。在饱和区(即线性放大区)， i_D 随 v_{DS} 改变很小，因此， r_d 的数值很大，一般在几十 $k\Omega$ 到几百 $k\Omega$ 之间。

$$r_d = \left. \frac{\partial v_{DS}}{\partial i_D} \right|_{v_{GS}}$$

(8) 最大耗散功率 P_{DM}

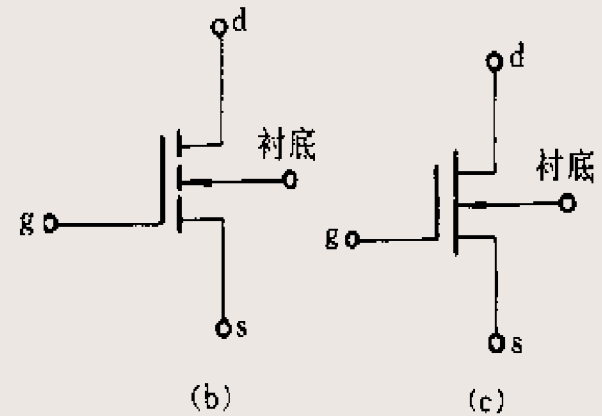
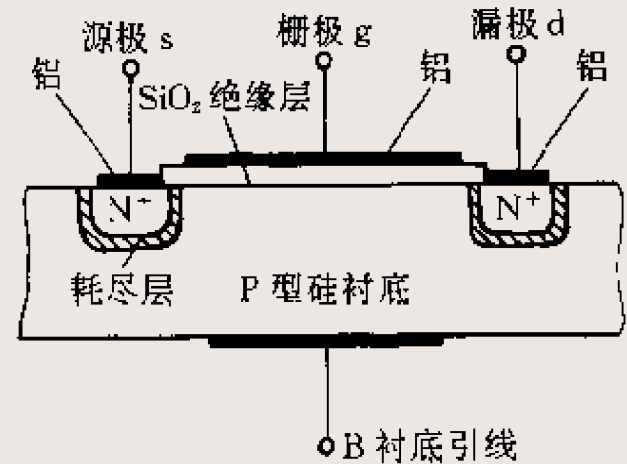
JFET的耗散功率 $P_{DM} = v_{DS} i_D$ ，耗散在管子中的功率将变为热能，使管子的温度升高。

§ 5-2 金属-氧化物-半导体场效应管

- ❖ JFET的直流输入电阻虽然一般可达 10^6 - $10^9 \Omega$ ，这个电阻从本质上来说是PN结的反向电阻，总会有一些反向电流存在，限制了输入电阻的进一步提高。
- ❖ MOSFET是利用半导体表面的电场效应进行工作的，也称为**表面场效应器件**。由于栅极处于不导电(绝缘)状态，输入电阻可大为提高，可达 $10^{15} \Omega$ 。
- ❖ MOSFET有N沟道和P沟道两类，其中每一类又可分为增强型和耗尽型两种。
- ❖ 耗尽型：当 $v_{GS}=0$ 时，存在导电沟道， $i_D \neq 0$ ，(显然JFET就属于耗尽型)
- ❖ 增强型：当 $v_{GS}=0$ 时，没有导电沟道，即 $i_D=0$

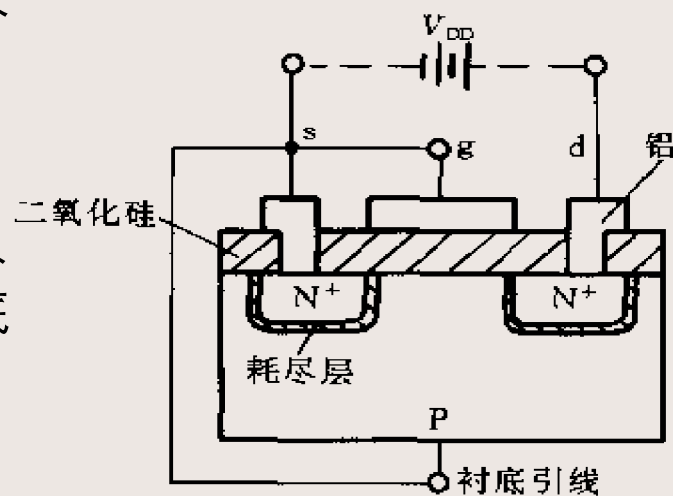
N沟道增强型MOSFET

- ❖ N沟道增强型MOSFET以一块掺杂浓度较低，电阻率较高的P型硅半导体薄片作为衬底。
- ❖ 利用扩散方法在P型硅中形成两个高掺杂的N⁺区，在P型硅表面生长一层二氧化硅绝缘层，在二氧化硅表面及N⁺型区分别安置三个铝电极：栅极g、源极s和漏极d。
- ❖ 由于栅极与源极、漏极无电接触，称绝缘栅极。
- ❖ 箭头方向表示由P(衬底)指向N(沟道)。对于P沟道MOSFET，箭头方向与上述相反。



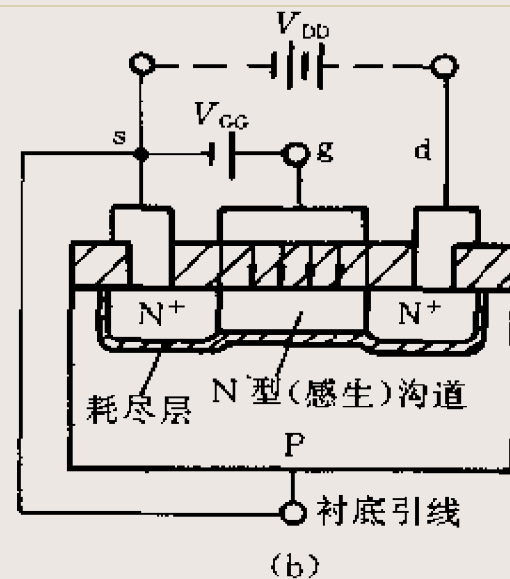
增强型MOSFET的工作原理

- ❖ 当栅源短接($v_{GS}=0$)时，源区(N^+ 型)、衬底(P型)和漏区(N^+ 型)就形成两个背靠背的PN结，不管 v_{DS} 的极性如何，其中总有一个PN结是反偏的。
- ❖ 如果源极 s 与衬底相连接电源 V_{DD} 负极，漏极接电源正极，漏极和衬底之间的PN结是反偏的，此时漏源之间的电阻很大，没有形成导电沟道，基本上没有电流流过， $i_D=0$ 。



增强型MOSFET的工作原理

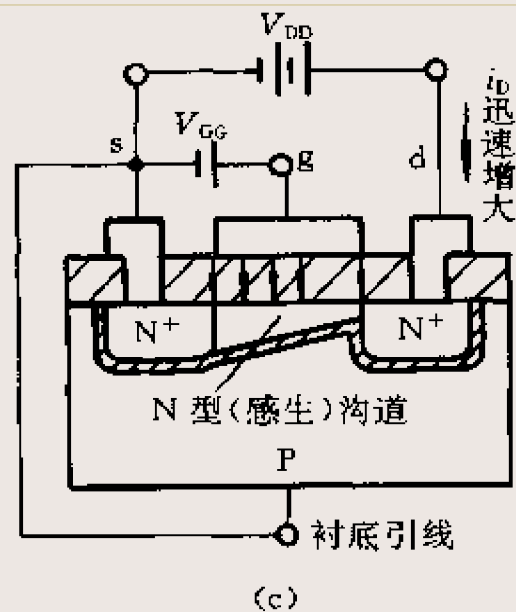
❖ 若在栅源之间加正向电压，则栅极和P型硅片相当于以二氧化硅为介质的电容器，在正的栅源电压作用下，介质中产生一个垂直于半导体表面的由栅极指向P型衬底的电场(绝缘层很薄，几伏的栅源电压 v_{GS} ，可产生高达 10^5 - 10^6 V/cm的强电场)。



- ❖ 栅极附近的P型衬底中的空穴被排斥，留下不能移动的受主离子，形成耗尽层，同时P型衬底中的少子电子被吸引到衬底表面。
- ❖ 当正的栅源电压到达一定数值时，这些电子在栅极附近的P型硅表面形成了一个N型薄层，称为反型层或感生沟道。

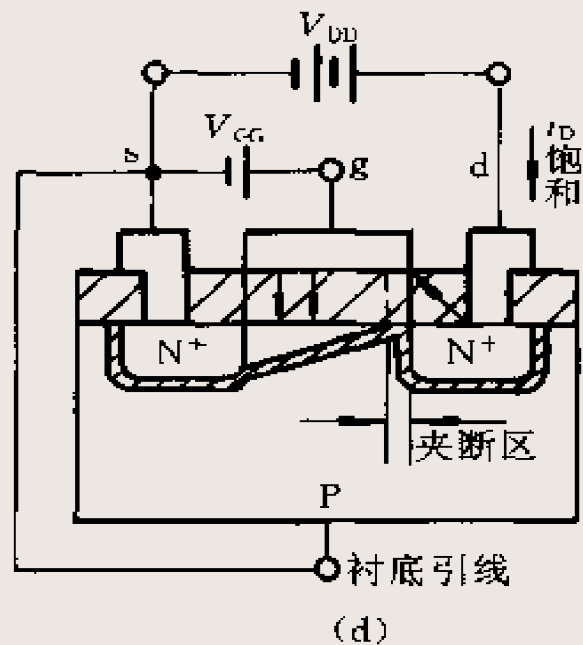
增强型MOSFET的工作原理

- ❖ 栅源电压 v_{GS} 愈正，作用于半导体表面的电场就愈强，吸引到P型硅表面的电子就愈多，感生沟道将愈厚，沟道电阻将愈小。
- ❖ 原来被P型衬底隔开的两个 N^+ 型区(源区和漏区)被感生沟道连在一起。在正的漏极电源 V_{DD} 作用下，将有漏极电流 i_D 产生。
- ❖ 把在漏源电压作用下开始导电时的栅源电压叫做**开启电压** V_T 。
- ❖ 当 $v_{GS} \geq V_T$ ，外加较小的 v_{DS} 时，漏极电流 i_D 将随 v_{DS} 上升迅速增大，但由于沟道存在电位梯度，因此沟道厚度是不均匀的；靠近源端厚，靠近漏端薄。



增强型MOSFET的工作原理

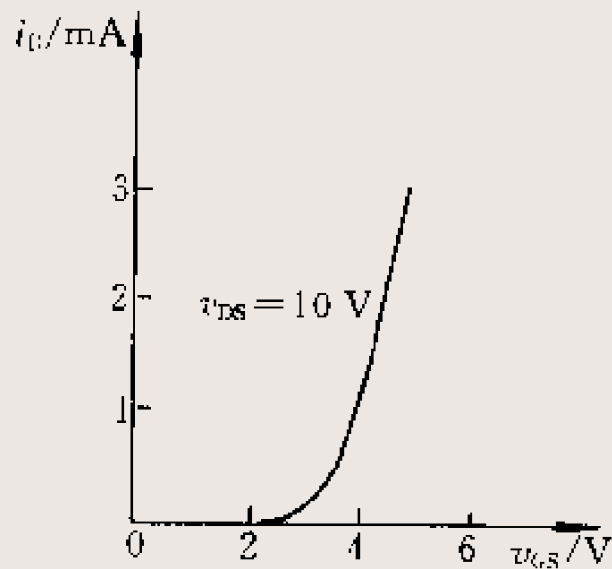
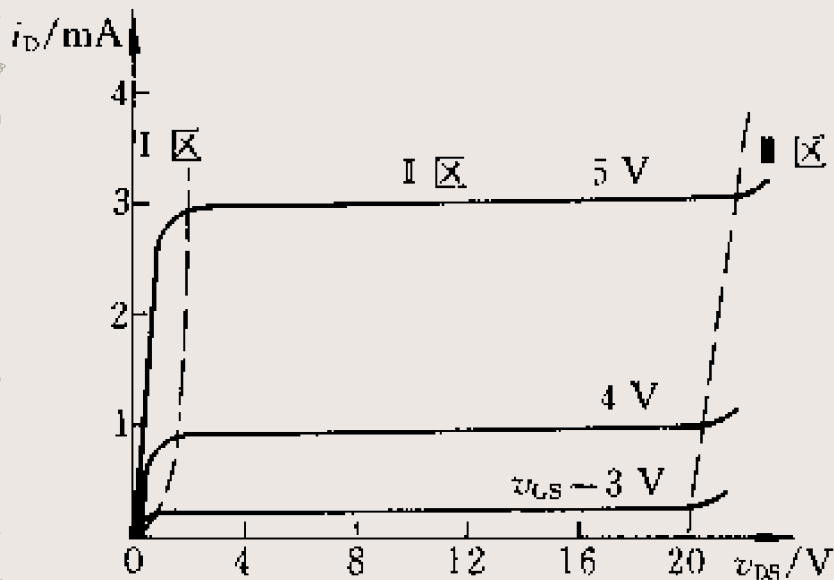
- ❖ 当 v_{DS} 增大到一定数值(例如 $v_{GD} = v_{GS} - v_{DS} = V_T$)，靠近漏端被夹断， v_{DS} 继续增加，将形成一夹断区。和JFET相类似，沟道被夹断后， v_{DS} 上升， i_D 趋于饱和。



特性曲线

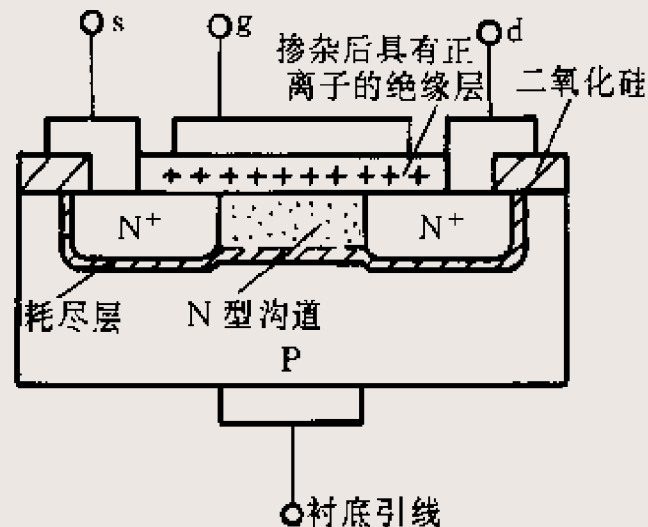
- ❖ N沟道增强型MOSFET的输出特性和转移特性如图。在恒流区内，N沟道增强型MOSFET的 i_D 可近似地表示为

$$i_D = I_{D0} \left(\frac{v_{GS}}{V_T} - 1 \right)^2 \quad v_{GS} > V_T \quad I_{D0} \text{是 } v_{GS} = 2V_T \text{ 时的 } i_D \text{ 值。}$$



N沟道耗尽型MOSFET

❖ N沟道耗尽型MOSFET的结构与增强型基本相同。但在制造时，由于在二氧化硅绝缘层中掺有大量的正离子，即使在 $v_{GS}=0$ 时，由于正离子的作用，也能在源区和漏区的中间P型衬底上感应出较多的负电荷，形成N型沟道，将源区和漏区连通起来。



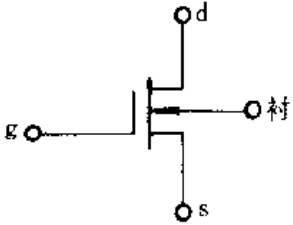
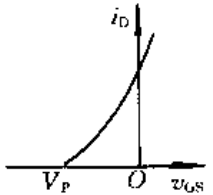
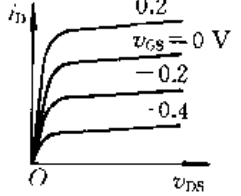
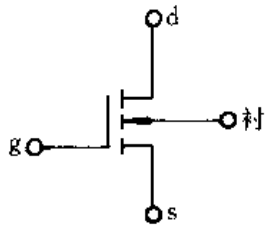
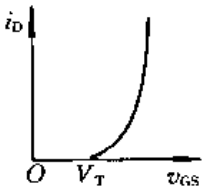
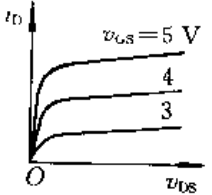
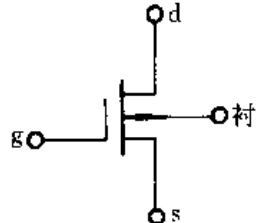
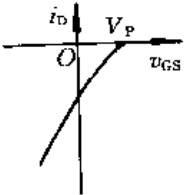
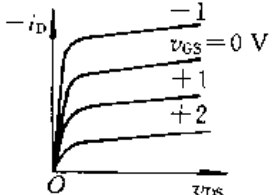
❖ 在栅源电压为零时，在正的 v_{DS} 作用下，也有较大的漏极电流 i_D 由漏极流向源极。若栅源电压 v_{GS} 为负，则使沟道中感应的负电荷减少，从而使漏极电流减小，这与JFET相类似，所以称它为耗尽型。

两种N沟道耗尽型FET比较

- ❖ N沟道JFET在负的 v_{GS} 下工作，当 $v_{GS} > 0$ 时，将使PN结处于正向偏置，产生较大的栅流，破坏了它对漏极电流 i_D 的控制作用。
- ❖ N沟道耗尽型MOSFET在 $v_{GS} > 0$ 时，由于绝缘层的存在，并不会产生PN结的正向电流，而是在沟道中感应出更多的负电荷。在 v_{DS} 作用下， i_D 将具有更大的数值。N沟道耗尽型MOSFET可以在正或负的栅源电压下工作，而且基本上无栅流，这是耗尽型MOSFET的一个重要特点。

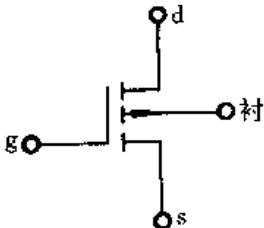
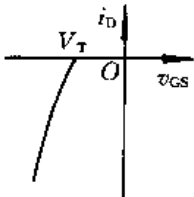
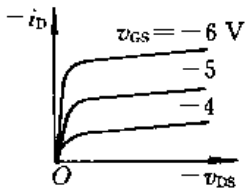
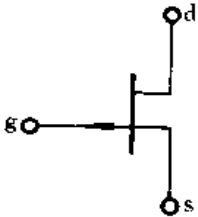
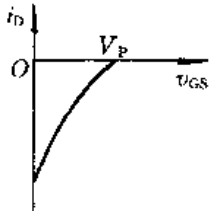
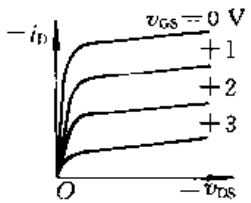
各种FET的特性比较

表 4.3.1 各种场效应管的特性比较

结构种类	I 作方式	符 号	电压极性		转移特性 $i_D \sim f(v_{GS})$	输出特性 $i_D = f(v_{DS})$
			V_P 或 V_T	V_{DS}		
N 沟道 MOSFET	耗尽型		(-)	(+)		
	增强型		(+)	(+)		
P 沟道 MOSFET	耗尽型		(+)	(-)		

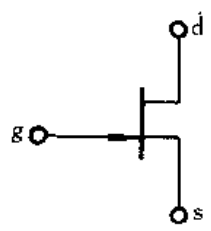
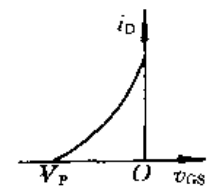
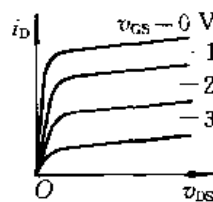
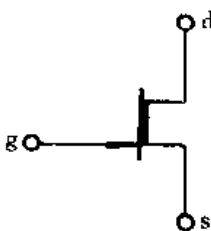
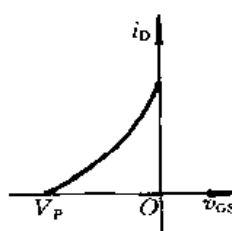
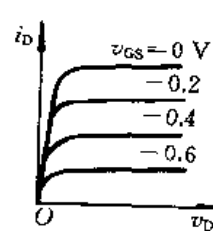
各种FET的特性比较

续表

结构种类	工作方式	符 号	电压极性		转移特性 $i_D = f(v_{GS})$	输出特性 $i_D = f(v_{DS})$
			V_F 或 V_T	V_{DS}		
P 沟道 MOSFET	增强型		(-)	(-)		
P 沟道 JFET	耗尽型		(+)	(-)		

各种FET的特性比较

续表

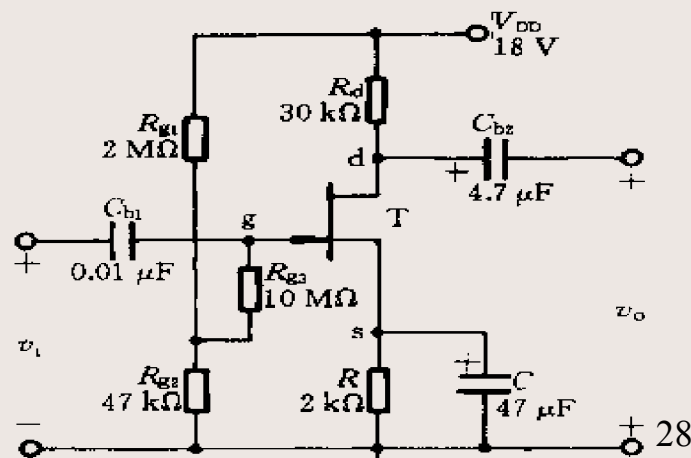
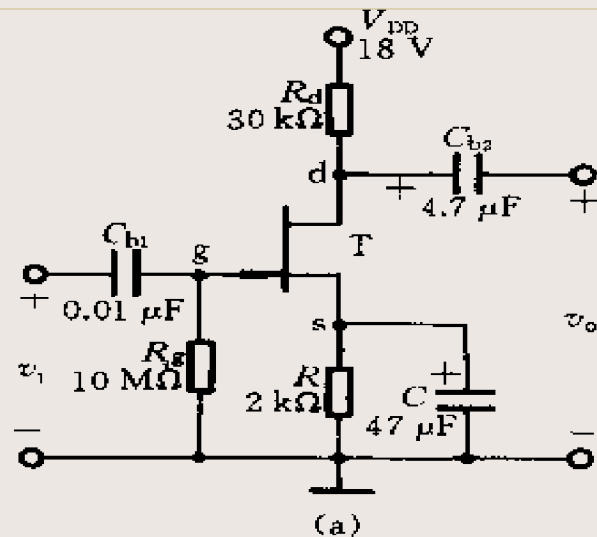
结构种类	工作方式	符 号	电压极性		转移特性 $i_D = f(v_{GS})$	输出特性 $i_D = f(v_{DS})$
			V_P 或 V_T	V_{DS}		
N 沟道 JFET	耗尽型		(-)	(+)		
N 沟道 GaAs MESFET	耗尽型		(-)	(+)		

注： i_D 的假定正向为流进漏极。

§ 5-3 场效应管放大电路

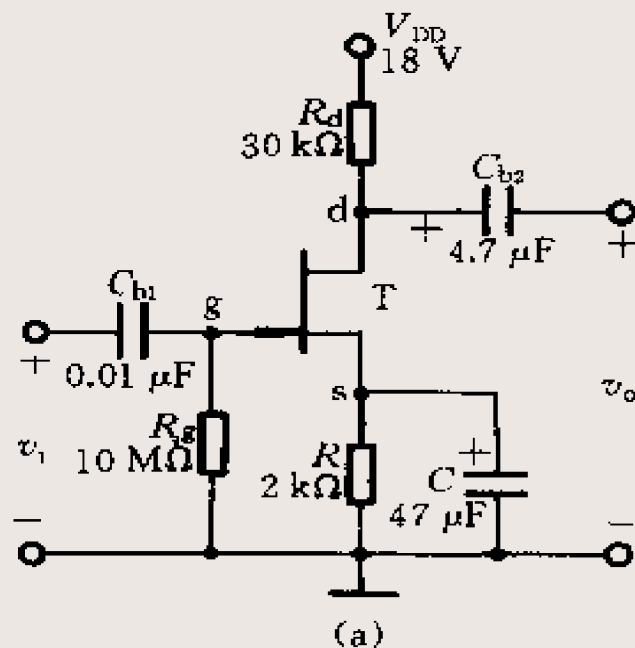
- ❖ 由FET组成放大电路和BJT一样，要建立合适的 Q 点。所不同的是，FET是电压控制器件，因此它需要有合适的栅极电压。
- ❖ 通常偏置的形式有两种，以N沟道耗尽型JFET为例：

- (1) 自偏压电路
- (2) 分压器式自偏压电路



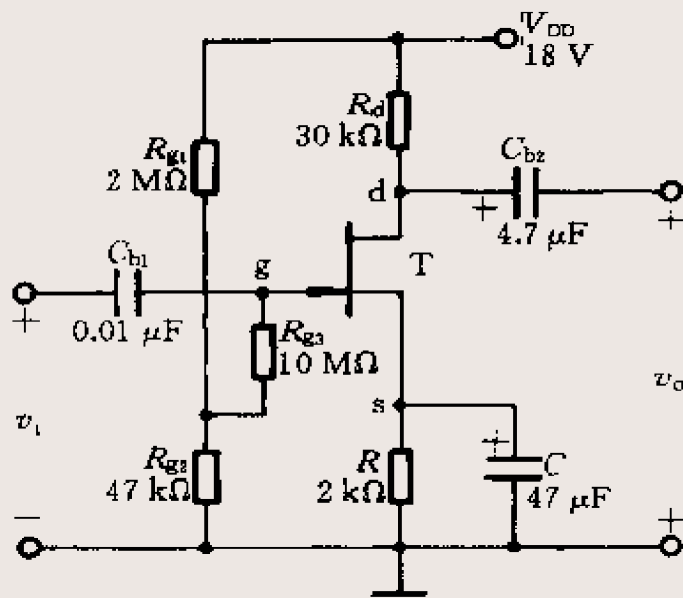
自偏压电路

- ❖ 在源极接入源极电阻 R ，组成自偏压电路。
- ❖ 考虑到耗尽型FET即使在 $v_{GS}=0$ 时，也有漏源电流流过 R ，而栅极是经电阻 R_g 接地的，所以在静态时栅源之间将有负栅压 $v_{GS}=-I_D R$ 。
- ❖ 电容 C 对 R 起旁路作用，称为源极旁路电容。



分压器式自偏压电路

- ❖ 增强型FET只有栅源电压先达到某个开启电压 V_T 时才有漏极电流 I_D ，因此这类管子不能用于自偏压电路。
- ❖ 分压器式自偏压电路是在自偏压电路基础上加接分压电阻后组成的。
- ❖ 漏极电源 V_{DD} 经分压电阻 R_{g1} 和 R_{g2} 分压后，通过 R_{g3} 供给栅极， $V_G = V_{DD}R_{g2}/(R_{g1} + R_{g2})$ ，同时，漏极电流在源极电阻 R 上也产生压降 $V_S = I_D R$ ，静态时，栅源电压为



$$V_{GS} = V_G - V_S = \frac{R_{g2}}{R_{g1} + R_{g2}} V_{DD} - i_D R$$

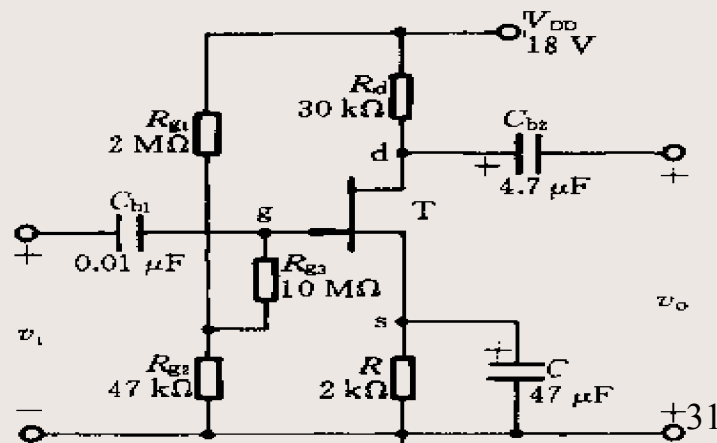
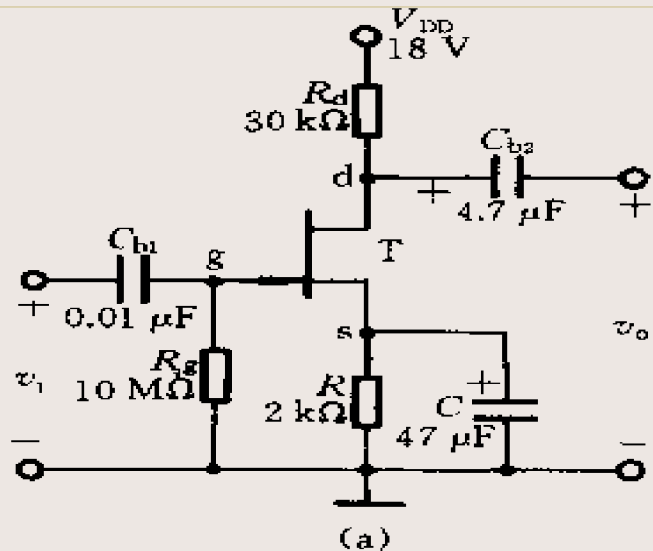
静态工作点的确定

- ❖ 对FET放大电路的静态分析可以采用图解法或用公式计算，图解的原理和BJT相似。
- ❖ 用公式进行计算，确定 Q 点：

$$i_D = I_{DSS} \left(\frac{v_{GS}}{V_T} - 1 \right)^2$$

$$v_{GS} = -i_D R$$

$$v_{GS} = \frac{R_{g2} V_{DD}}{R_{g1} + R_{g2}} - i_D R$$

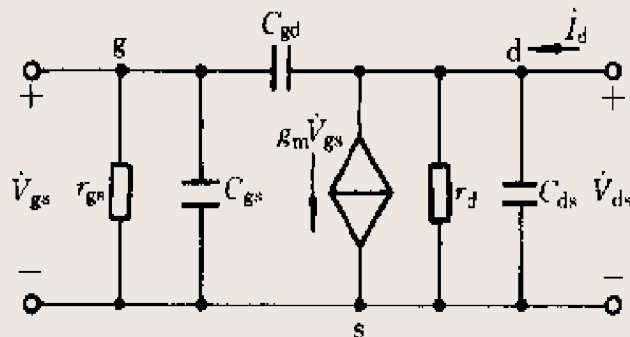
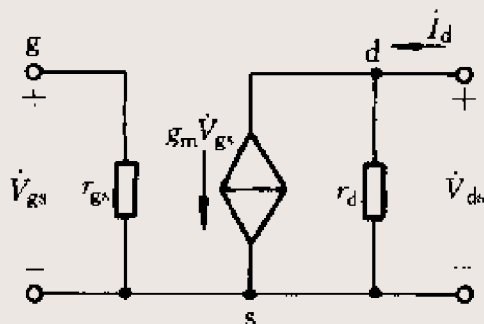
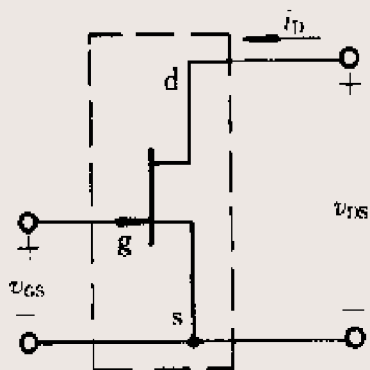


FET的小信号模型

- ❖ FET可用互导 g_m 、输出电阻 r_d 和小信号参数 μ 来描述， μ 称为电压放大系数，它们有如下关系：

$$\mu = g_m r_d = - \left. \frac{\partial v_{DS}}{\partial v_{GS}} \right|_{I_D} \approx - \frac{\Delta v_{DS}}{\Delta v_{GS}} \Big|_{I_D} = - \left. \frac{v_{ds}}{v_{gs}} \right|_{I_D}$$

- ❖ 如果用 $g_m \dot{V}_{gs}$ 表示电压 \dot{V}_{gs} 控制的电流源，用 r_d 表示电流源电阻，作为双口有源器件的FET可导出其小信号模型，输入电阻 r_{gs} 是栅源间的电阻，其值极大。



应用小信号模型分析放大电路

❖ 中频电压增益

$$\dot{V}_i = \dot{V}_{gs} + g_m \dot{V}_{gs} R = \dot{V}_{gs} (1 + g_m R)$$

$$\dot{V}_o = -g_m \dot{V}_{gs} R_d$$

$$A_{Vm} = -\frac{g_m R_d}{1 + g_m R}$$

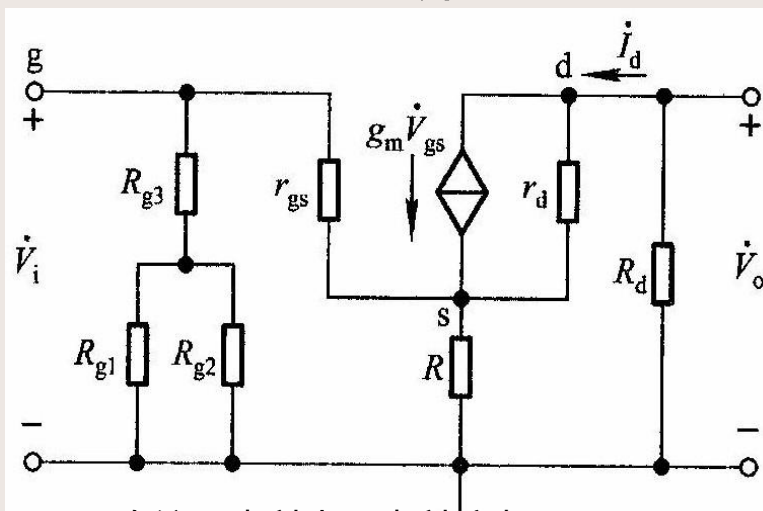
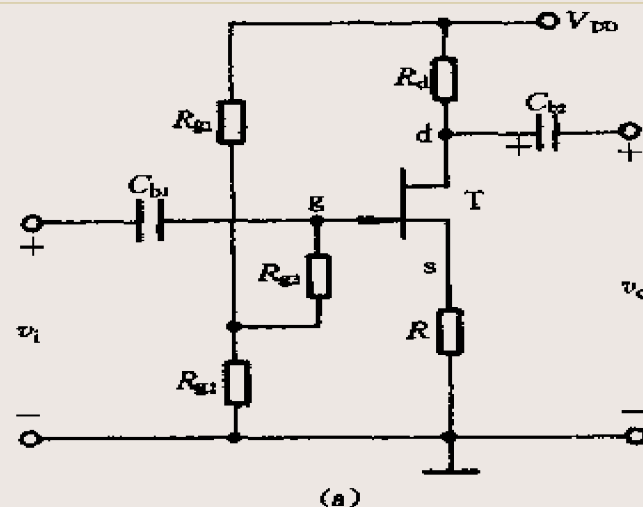
❖ 输入电阻

$$R_i = r_{gs} \parallel [R_{g3} + (R_{g1} \parallel R_{g2})]$$

$$\approx R_{g3} + (R_{g1} \parallel R_{g2})$$

❖ 输出电阻

$$R_o \approx R_d \quad \because r_d \gg R_d$$



例

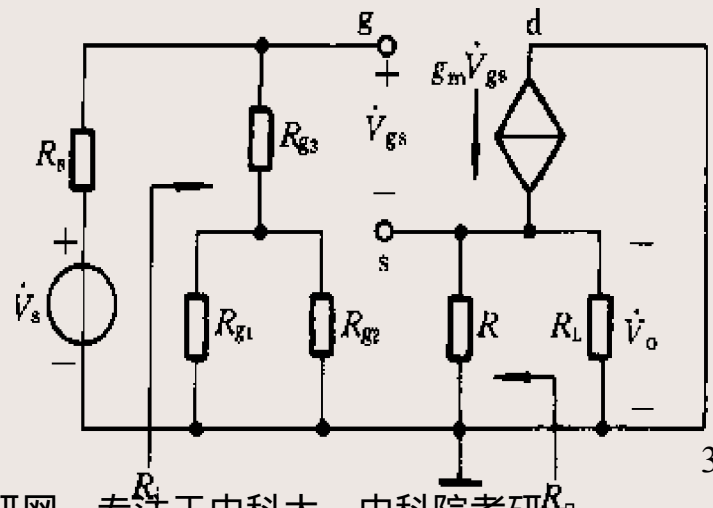
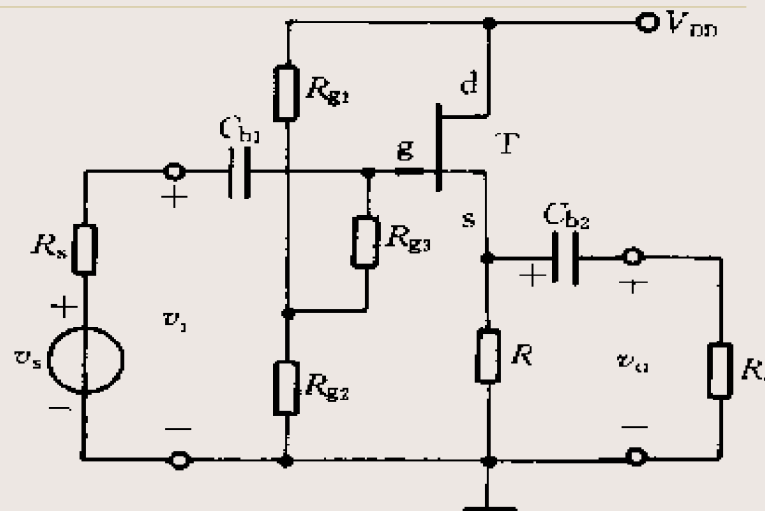
典型的共漏电路—源极输出器，试求其中频电压增益 \dot{A}_{V_m} ，输入电阻 R_i 和输出电阻 R_o 。

解 (1) 中频电压增益

$$\dot{V}_o = g_m \dot{V}_{gs} (R \parallel R_L)$$

$$\dot{V}_{gs} = \dot{V}_i - \dot{V}_o$$

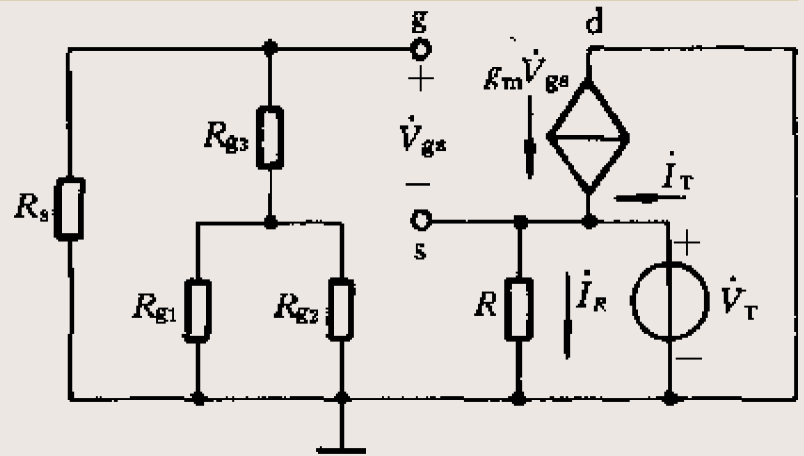
$$\dot{A}_{V_m} = \frac{\dot{V}_o}{\dot{V}_i} = \frac{g_m (R \parallel R_L)}{1 + g_m (R \parallel R_L)}$$



解答

(2) 输入电阻

$$R_i = R_{g3} + (R_{g1} \parallel R_{g2})$$



(3) 输出电阻

令 $\dot{V}_s = 0$ 保留其内阻 R_s ，将 R_L 开路，在输出端加一测试电压 V_T ，共漏电路输出电阻 R_o 的电路如图。

$$\dot{I}_T = \dot{I}_R - g_m \dot{V}_{gs} = \frac{\dot{V}_T}{R} - g_m \dot{V}_{gs} \quad \dot{V}_{gs} = -\dot{V}_T$$

$$\dot{I}_T = \dot{V}_T \left(\frac{1}{R} + g_m \right) \Rightarrow R_o = \frac{\dot{V}_T}{\dot{I}_T} = R \parallel \frac{1}{g_m}$$

三种基本放大电路的性能比较

表 4.4.1 FET 三种基本放大电路的比较

电路形式	共源极电路	共漏极电路(源极输出器)	共栅极电路*
电压增益 \dot{A}_v (未考虑极间电容时)	$\dot{A}_v = -g_m(R_d \parallel r_d) \approx -g_m R_d$ (当 $r_d \gg R_d$ 时)	$\dot{A}_v = \frac{g_m R}{1 + g_m R + \frac{R}{r_d}} \approx \frac{g_m R}{1 + g_m R}$	$\dot{A}_v \approx \frac{\left(g_m + \frac{1}{r_d}\right) R_d}{1 + (R_d/r_d)} \approx g_m R_d$ (当 $r_d \gg R_d$ 时)
输入电阻 R_i	R_g^*	R_g^*	$\frac{1}{g_m} \parallel R$
输入电容 C_i	$C_{gs} + (1 - \dot{A}_v)C_{dg}$	$C_{dg} + C_{gs}(1 - \dot{A}_v)$	C_{gs}
输出电阻 R_o	$R_d \parallel r_d$	$\frac{1}{g_m} \parallel R$	$R_d \parallel r_d [1 + g_m(R_s \parallel R)]$ (R_s 为信号源内阻)
特点	<ol style="list-style-type: none"> 1. 电压增益大 2. 输入电压与输出电压反相 3. 输入电阻高, 输入电容大 4. 输出电阻主要由负载电阻 R_d 决定 	<ol style="list-style-type: none"> 1. 电压增益小于 1, 但接近 1 2. 输入输出电压同相 3. 输入电阻高而输入电容小 4. 输出电阻小, 可作阻抗变换用 	<ol style="list-style-type: none"> 1. 电压增益大 2. 输入输出电压同相 3. 输入电阻小, 输入电容小 4. 输出电阻大

* $R_g = R_{g3} + (R_{g1} \parallel R_{g2})$

* 共栅接法因栅极与沟道之间的高阻未发挥作用, 故少用。

作业

习题

5.1.1, 5.3.3, 5.3.7, 5.3.8

预习第六章